

D – Charakteristika studijního předmětu					
Název studijního předmětu	Návrh hardwarových komponent				
Typ předmětu	povinně volitelný		doporučený ročník / semestr	1/LS	
Rozsah studijního předmětu	2+2	hod. za týden	4	kreditů	5
Jiný způsob vyjádření rozsahu	—				
Způsob zakončení	zápočet + zkouška		Forma výuky	př + cv	
Další požadavky na studenta					
Účast na cvičeních, realizace a obhájení semestrální práce.					
Vyučující					
Doc. Ing. Milan Kolář, CSc.					
Stručná anotace předmětu					
<p>Předmět se zabývá metodikou návrhu moderních číslicových i analogových elektronických zařízení. Základem je popis chování systémů využitím jazyka VHDL a následná simulace v návrhových systémech. Dále jsou probírány různé architektury zakázkových integrovaných obvodů a jejich použití při realizaci elektronických systémů. Laboratorní cvičení jsou zaměřena na praktický návrh obvodů využitím systému Quartus II firmy Altera a speciálních vývojových kitů.</p> <p>Témata přednášek:</p> <ol style="list-style-type: none">1. Realizace systémů, projektování elektronických systémů, dělení ASIC, systémový návrh, úrovně abstrakce.2. – 6. Jazyky pro popis technických prostředků, jazyk VHDL (entita, architektura, styly, porty, datové typy a objekty, přiřazování signálů, definice procesů, popisy synchronních a asynchronních dějů, definice stavových automatů, popis sběrnic, komponenty, funkce, procedury).7. – 8. Zásady návrhu elektronických systémů (syntéza struktury, sdílení prostředků, pravidla synchronního návrhu, eliminace metastabilit, přenos dat mezi časovými doménami).9. – 10. Programovatelné zakázkové obvody (dělení, principy, architektury, významné funkční bloky, obvody nejvýznamnějších výrobců).11. Analogové zakázkové integrované obvody (principy, základní funkční bloky, VHDL-AMS).12. Návrh snadno testovatelných obvodů (základní metody).13. Technologie výroby IO (principy, charakteristické vlastnosti).14. Aritmetické operace v hardwaru (realizace sčítání, odečítání, násobení, dělení a dalších vybraných operací). <p>Náplň cvičení:</p> <ol style="list-style-type: none">1. Návrhový systém Quartus II, postup návrhu, simulace a implementace do FPGA.2. – 9. Příklady popisu různých typů elektronických funkčních bloků (kombinačních obvodů, sekvenčních obvodů, stavových automatů, pamětí, aj.) pomocí jazyka VHDL, jejich simulace v návrhovém systému a implementace.10. – 14. Individuální projekty – návrh a realizace elektronických systémů využitím programovatelných hradlových polí.					
Informace ke kombinované nebo distanční formě					
Rozsah konzultací (soustředění)			hodin za týden		
Rozsah a obsahové zaměření individuálních prací studentů a způsob kontroly					
Studijní literatura a studijní pomůcky					
Povinná: Studijní materiály v e-learningovém systému fakulty (prezentace, dokumenty, streamované přednášky). Dostupné z: https://elearning.tul.cz					
Doporučená: [1] PINKER, J., POUPA, M. <i>Číslicové systémy a jazyk VHDL</i> . BEN-technická literatura, 2006, ISBN 80-7300-198-5. [2] KOLOUCH, J. <i>Programovatelné logické obvody a modelování číslicových systémů v jazycích ABEL a VHDL</i> . VUT v Brně, 2000, ISBN 80-214-1733-1. [3] KRÁL, J. <i>Řešené příklady ve VHDL. Hradlová pole FPGA pro začátečníky</i> . BEN-technická literatura, 2010, ISBN 978-80-7300-257-2. [4] ŠTASTNÝ, J. <i>FPGA prakticky. Realizace číslicových systémů pro programovatelná hradlová pole</i> . BEN-technická literatura, 2010, ISBN: 978-80-7300-261-9. [5] MAXFIELD, C. <i>The Design Warrior's Guide to FPGAs: Device, Tools and Flows</i> . Newnes, 2004, ISBN: 978-07-5067-604-5. [6] KOLOUCH, J. <i>Jazyk Verilog a jeho užití při modelování a syntéze číslicových systémů</i> . VUTIUM, Brno, 2012, ISBN 978-80-2144-516-1.					