

G - Personální zabezp. - přednášející (školitel, člen ob. rady) v prac. poměru na VŠ 0,7 a vyšším					
Název VŠ / součásti VŠ	TU v Liberci		KES FMMIS TUL		
Název SP	N 2612 Elektrotechnika a informatika				
Jméno a příjmení	Zdeněk Plíva		Tituly	Doc. Ing., Ph.D.	
Rok narození	1961	Rozsah pr. vzt. na VŠ	100%	Do kdy	XII.08
Přednášející	ano	Školitel	ano	Člen oborové rady	ne
Přednášky v předmětech					
Projektování elektrotechnických systémů (50%)					
Údaje o praxi od VŠ					
Absolvovaná VŠ: VŠST Liberec; rok ukončení VŠ: 1984					
1984 - 1989 Elitex k.p. Chrastava (samostatný konstruktér)					
1989 - 1997 Elitron a.s. Liberec (vedoucí oddělení přípravy výroby desek plošných spojů)					
1997 - dosud Technická univerzita v Liberci (vysokoškolský učitel, vědecký pracovník)					
Přehled o publikacích a další tvůrčí činnosti za posledních 5 let					
[1] Novák O., Zahrádka J., Plíva Z.: COMPAS - Compressed Test Pattern Sequencer for Scan Based Circuits. EDCC2005, LNCS 3463, pp. 403-414, Springer-Verlag 2005, ISSN-0302-9743. (10%).					
[2] Novák O. a coll.: Handbook of Testing Electronic Systems, CVUT Praha 2005, ISBN 80-01-03318-X. (8%).					
[3] Plíva Z., Novák O., Siekierska K., Grodner M.: Test_Access block - Serial Scan vs. Random Access Scan. proceedings of MIXDES2005, Krakow, Poland, June 2005. (45%).					
[4] Novák O., Plíva Z., Nosek J., Hlawiczka A., Garbolino T., Gucwa K.: Test-Per-Clock Logic BIST with Semi-Deterministic Test Patterns and Zero-Aliasing Compactor, Kluwer Academic Publishers - Journal of Electronic Testing: Theory and Applications 20, ISSN 0923-8174, pp. 109-122, 2004. (10%).					
[5] Plíva Z.: Practical Teaching of the Test Access, proceedings of BEC2004, Oct. 2004, Tallinn, Extonia, pp. 263-264, ISBN 9985-59-462-2. (100%).					
Anotace nejvýznamnějších publikací, projektů, děl nebo další tvůrčí činnosti					
--Vývoj integrovaného obvodu EduChip-TABlock.					
--Vývoj, realizace a používání systému pro přípravu standardních typizovaných výrobních dat pro výrobu desek plošných spojů při zpracování libovolných vstupních kreslicích dat - Elitex / Elitron.					
ad [1] Metoda komprese testovacích vektorů.					
ad [2] Učebnice v angličtině, metodika testování elektronických systémů.					
ad [3] Popis a prezentace obvodu EduChip TA-block.					
ad [4] Návrh realizace vestavěšných diagnostických prostředků pro testování obvodů.					
ad [5] Prezentace výukových přípravků používaných na TU Liberec.					
Působení v zahraničí					
1998 - 2004: celkem 3 měsíce působení na AIME, Toulouse (Francie); činnost: návrh IO v Cadence, HDL návrh, Ambit, LDV a další nástroje Cadence, Low power BIST, DFT tools, JTAG v integrovaných obvodech					
Obor habilitačního nebo jmenovacího řízení nebo udělení vědecké hodnosti	Technická kybernetika		řízení na VŠ		
			TUL		
			ohlasy publikací		
Rok udělení (prof....)	Doc.	2005	zahr.	tuzem.	
Podpis přednášejícího, školitele nebo člena ob. r.			Datum	29.8.2005	